

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

2. Citations and explanations

The following documents are cited against claims 1 to 4, 7 and 10 to 16.

Document 1: JP 49-53359 A (Matsushita Electric Industrial Co., Ltd.) May 23, 1974 (23.05.74)

Document 2: JP 2000-209038 A (Hitachi, Ltd. and two others) July 28, 2000 (28.07.00)

Document 3: JP 7-263977 A (TRW Inc.) October 13, 1995 (13.10.95)

Claims 1, 2, 3, 7, 15 and 16 do not have an inventive step over the subject matter and known art described in Document 1. As Document 2 describes a matching circuit used in an amplifier apparatus and the use of GaAs for a transistor, claims 4, 10 and 11 do not have an inventive step over Documents 1 and 2. Because Document 3 describes a combination of plural stages of amplifying elements, claims 12 to 14 do not have an inventive step over Documents 1 to 3.

1. Title of Invention

A TRANSISTOR AMPLIFIER WITH A PROTECTION CIRCUIT

2. What is claimed is:

A transistor amplifier having a protection circuit,
5 characterized by comprising a signal amplification circuit
section, an output amplification circuit section and a power
supply section at least as circuit components and further
comprising an amplifier to which a voltage between a base
and emitter of an output transistor in said output
10 amplification circuit section is input as an input voltage,
and that an output current is cut off or limited by feedback
from said amplifier to said signal amplification circuit
section, said output amplification circuit section or said
power supply section when an abnormality occurs.

15

Translation of a part in "3. DETAILED DESCRIPTION OF THE INVENTION"

Fig. 2 is a block diagram of a transistor amplifier having a protection circuit according to the invention. "1" denotes a signal input terminal, "2" denotes a signal amplification circuit part, "3" denotes an output amplification circuit part, "6" denotes a power supply part, "7" denotes a load and "8" denotes a feedback amplification circuit part which amplifies a voltage between the base and emitter of an output transistor in the output amplification circuit part and feeds back the amplified voltage. In this circuit, the voltage between the base and emitter of the output transistor in the output amplification circuit part is applied to the feedback amplification circuit part as an input voltage, so that an output current is limited or cut off by feedback from the feedback amplifier to the signal amplification circuit part, the output amplification circuit part or the power supply part in case where an excess current flows to the load.

Fig. 3 is a diagram showing one specific example of the circuit shown in Fig. 2.



特 許 願 (〇)

昭和 47 年 9 月 26 日

特 許 庁 長 官 殿

1 発 明 の 名 称
保護回路付トランジスタ増幅器

2 発 明 者
住 所 大阪府門真市大字門真1006番地
松下電子工業株式会社内
氏 名 藤 田 肇 敏

3 特 許 出 願 人
住 所 大阪府門真市大字門真1006番地
名 称 (584) 松下電子工業株式会社
代 表 者 三 山 清 二

4 代 理 人 〒 571
住 所 大阪府門真市大字門真1006番地
松下電器産業株式会社内
氏 名 (5971) 弁理士 中 尾 敏 男
(ほか 1 名)
(連絡先 電話(06)453-3111 特許部分室)

5 添付書類の目録
(1) 明 細 書 1 通
(2) 図 面 1 通
(3) 委 任 状 1 通
(4) 願 書 副 本 1 通

明 細 書

1、発明の名称

保護回路付トランジスタ増幅器

2、特許請求の範囲

信号増幅回路部、出力増幅回路部および電源部を少なくともその回路の構成部分として備えるとともに、さらに、前記出力増幅回路部中の出力トランジスタのベースエミッタ間電圧を入力電圧とする増幅器を備えてなり、異常時の該増幅器からの信号増幅回路部、出力増幅回路部もしくは電源部への増速で出力電流がシャ断もしくは制限されることを特徴とする保護回路付トランジスタ増幅器。

3、発明の詳細を説明

本発明は保護回路を備えるトランジスタ増幅器に関する。

トランジスタ増幅器は破壊され易いものであり従来からトランジスタ増幅器を破壊から保護するための保護回路が提案されている。

第1図は保護回路を有する既知のトランジスタ

① 日本国特許庁

公開特許公報

①特開昭 49-53359

③公開日 昭49.(1974) 5. 23

②特願昭 47-97399

②出願日 昭47.(1972) 9. 26

審査請求 未請求 (全3頁)

庁内整理番号

②日本分類

6416 53

98(13)A014

1 ページ

2 ページ

増幅器のブロック図であり、図中1は増幅器への信号入力端子、2は信号増幅回路部、3は出力増幅回路部、4は過電流検出部、5は過電流検出部で検出された過電流信号を増幅して増速する増速増幅回路部、6は電源部そして7は回路の負荷である。

かかる構成からなるトランジスタ増幅器においては過電流検出部4を構成するところの過電流検出用抵抗には負荷電流が流れており、したがってたとえば負荷の短絡等によって設定値を超える電流が流れると、これが検出され、さらにこの検出信号が増速増幅回路5で増幅されたのち信号増幅回路部2、出力増幅回路部3あるいは電源部7に増速され、この増速によって出力電流を遮断して出力増幅回路部3を構成する出力トランジスタを破壊から保護する機能が発揮される。

しかしながら、かかる従来の回路においては過電流検出部を構成する過電流検出用抵抗が負荷と直列に接続されているためこの抵抗によって負荷への供給電力が減少せしめられる不都合がある。

したがって、この抵抗での電力損失を小さくするべく、抵抗値を十分に小さなものとする必要がある。

ところで、近年この種の保護回路を備えるトランジスタ増幅器も半導体集積回路化されるに至っているのであるが、抵抗値の極めて小さい通電流検出用抵抗の作り込みは他の回路素子の特性との関係もあってすこぶる困難であり、たとえ小さな値の抵抗の作り込みがなされたとしても、この抵抗による通電流時の電力損失は半導体集積回路にとってかなりの負担となる不都合があった。

本発明は、かかる従来回路の問題点に鑑みてなされたものであり、通電流検出部を構成する通電流検出用抵抗を回路要素中から排除したことに特徴が存在する。

第 2 図は本発明の保護回路を備えるトランジスタ増幅器のブロック図であり、1 は信号入力端子、2 は信号増幅回路部、3 は出力増幅回路部、6 は電源部、7 は負荷として 5 は出力増幅回路部中の出力トランジスタのベースエミッタ間電圧を増幅

は比較用ダイオード 13 と抵抗 14 に電流を供給する定電流源、16 は信号のシャ断に關与するトランジスタ、17 は直列抵抗として 18 は直流電源である。

ところで、この回路の動作であるが、正常な動作状態のもとで、出力トランジスタ 9 のエミッタからみたトランジスタ 11 のベース電位がトランジスタ 10 のベース電位より低くなるよう抵抗 14 の値と定電流源 15 の電流を予め選定しておくならば、この状態のもとではトランジスタ 11 が導通し、一方トランジスタ 10 はシャ断する。

したがってトランジスタ 10 のコレクタにベースの接続されたトランジスタ 11 がシャ断する。

このため信号入力端子 1 に印加された信号は抵抗 17 を通して出力トランジスタに加わり、負荷 7 に対して正常な出力が供給される。

一方、負荷 7 において例えば短絡事故が発生して出力トランジスタ 9 に過大な電流が流れた場合出力トランジスタのベースエミッタ間電圧が増加する。

し、これを増進せしめる増進増幅回路部である。この回路においては、出力増幅回路部中の出力トランジスタのベースエミッタ間電圧が増進増幅回路部に入力電圧として印加されており、負荷に過大な電流が流れた場合の増進増幅器からの信号増幅回路部、出力増幅回路部あるいは電源部への増進によって出力電流を制限もしくは断つ保護動作がなされる。

すなわち、負荷電流が過大になれば出力トランジスタに流れる電流が増大し、また、出力トランジスタに流れる電流の増大によって出力トランジスタのベースエミッタ間電圧が増大する現象を利用して保護動作をなさしめるわけである。

第 3 図は第 2 図に示した回路の 1 つの具体例を示す図である。

図において、1 は信号入力端子、7 は負荷、9 は出力トランジスタ、10 および 11 は差動増幅器を形成するトランジスタ、12 は差動増幅器の定電流源、13 は比較用ダイオード、14 はトランジスタ 10 の入力を設定するための抵抗、15

このため出力トランジスタ 9 のエミッタからみたトランジスタ 11 のベース電位がトランジスタ 10 のベース電位より高くなり、トランジスタ 11 がシャ断し、一方トランジスタ 10 が導通する。

したがってトランジスタ 10 が導通し、端子 1 に印加された入力信号はトランジスタ 10 のコレクタエミッタ回路を通して側路されてしまう。

すなわち、出力トランジスタ 9 への入力信号の供給を断ち出力トランジスタを破壊から保護動作がなされるわけである。

以上、実回路例をもとに過大電流時に出力トランジスタへの入力信号の供給を断つ方法について説明してきたが、第 2 図に關して説明したように信号増幅回路部あるいは電源部を制御することによっても保護動作は勿論なされうるものである。

以上説明してきたところから明らかなように、本発明によれば従来必要とされた通電流検出用抵抗を用いることなく出力トランジスタを破壊から保護することが可能となり、通電流検出用抵抗の存在によって生じる半導体集積回路化に際しての

障害をことごとく排除することができる。

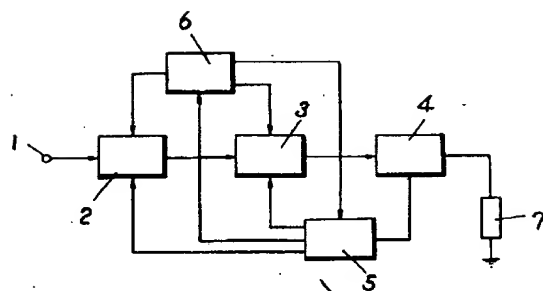
4. 図面の簡単な説明

第1図は保護回路を有する既知のトランジスタ増幅器のブロック図、第2図は本発明の保護回路を有するトランジスタ増幅器のブロック図、第3図は第2図に示す回路の1具体例を示す図である。

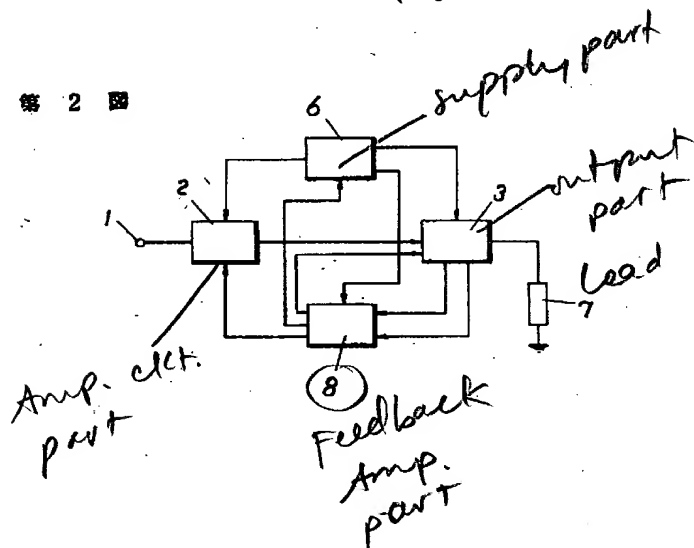
1……信号入力端子、2……信号増幅回路部、3……出力増幅回路部、6……電源部、7……負荷、8……帰還増幅回路部、9……出力トランジスタ、10、11……差動増幅器用トランジスタ、12、15……定電流源、13……比較用ダイオード、14……差動入力設定用抵抗、16……信号遮断用トランジスタ、17……直列抵抗、18……直流電源。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

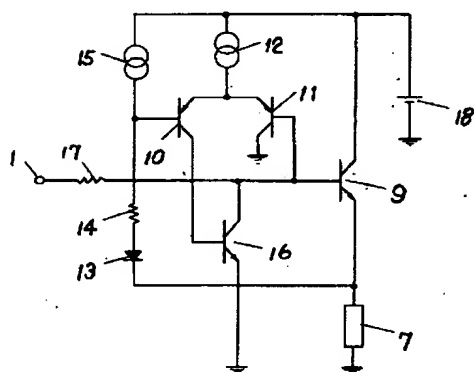
第 1 図



第 2 図



第 3 図



6 前記以外の代理人

住 所 大阪府門真市大字門真1006番地
松下電器産業株式会社内
氏 名 (6152) 弁理士 栗 野 重 孝